

半導體先進封裝-國際趨勢與領導廠商技術布局

薛孝亭、洪立萍

一、前言

半導體對國家的經濟成長、國家安全至關重要。全球主要國家(如美國、中國、韓國)皆將半導體視為重要的戰略物資，積極發展相關技術並且建立以自己國家為中心的半導體供應鏈(主要國家之半導體重點政策與目標請參閱表一)。例如美國商務部於 2022 年 9 月發布了 A Strategy for the CHIPS for America Fund 策略文件，文中提出 CHIPS 計畫(CHIPS program)的策略目標，包括：投資美國本土生產且具有戰略價值之半導體晶片，強化美國半導體研發的領導地位，並建立繁榮的半導體聚落。

另外，中國近期亦大力發展先進半導體技術，並且追求半導體自給自足以減少對國外的依賴。儘管目前中國本土供應鏈在晶片製造與代工、半導體材料、生產設備等方面仍顯著落後，如中國主要的晶片生產製造商-中芯國際(SMIC)，晶片製造普遍認為仍停留在 14 奈米製程節點。然而中國在封裝(含先進封裝)、IC 設計等方面已有長足進步。以封裝產業為例，2019 年中國在全球封裝產能占比已達到 4 成左右，且在先進封裝技術方面，儘管目前中國稍微落後，但預計在政府支持以及業者積極投入下，具備迎頭趕上之潛能，如中國長電科技已發展出 2.5D/3D 封裝等先進封裝技術與平台。

半導體生產過程主要包含三個階段，分別為：設計、晶圓製造(或稱前段製程)、封裝測試(ATP，或稱後段製程)。近年來隨著 5G 通訊、人工智慧、雲計算、IOT、自動駕駛等新興應用快速崛起，應用市場對晶片規格與功能的需求程度越來越高。然而，由於晶片尺寸已逐漸微縮至物理極限，半導體技術發展之焦點逐漸往後段製程轉移。先進封裝能在不仰賴晶片製程技術突破之情況下，滿足終端應用對晶片多功能、輕薄、低功耗、高性能等需求，同時能降低成本，被視為能延續摩爾定律(Moore's Law, 處理器與運算速度每 2 年提升一倍)的關鍵。另外，許多國際科技業者亦逐步認識到先進封裝為人工智慧、電動車等新興科技創新之關鍵，並且積極與先進封裝業者展開合作，例如：特斯拉與台積電合作生產自動駕駛晶片；蘋果和 AMD 等公司與台積電建立之先進封裝的合作關係。鑒於先進封裝之重要性與日俱增，本文將針對先進封裝之市場與技術趨勢、主要國家相關政策措施、領導廠商技術布局等面向進行介紹，描繪全球先進封裝之發展樣貌，以作為決策制定之參考。

表一：主要國家半導體政策方案與目標

國家	政策方案	目標
美國	CHIPS 計畫(CHIPS Program)	投資美國本土生產且具戰略價值半導體晶片；確保關鍵領域以及與國家安全相關之成熟製程晶片供應充足；強化美國半導體研發的領導地位；培育多元化勞動力並建立繁榮的半導體聚落。
韓國	K 半導體戰略(K-Semiconductor Belt Strategy)	打造半導體產業聚落，提升供應鏈穩定；擴大基礎設施，成為全球半導體製造核心；奠定半導體成長基礎；強化危機應對能力。
德國	微電子研究與創新框架計畫(Microelectronics. Trustworthy and sustainable. For Germany und Europe)	掌握微電子技術主權；提高電子元件的品質與可靠性；使電子產品能為氣候保護做出貢獻；為老齡化和健康等挑戰提供技術解決方案。
歐盟	歐盟晶片法案(European Chips Act)	強化先進晶片研究與生產技術之創新能力與領導地位；2030 年歐洲在全球半導體市場占比提升到 20%以上；吸引人才並支持具備專業經驗/技能之勞動力。
英國	國家半導體戰略(National Semiconductor Strategy)	支持本土半導體產業發展；提升供應鏈韌性，降低供應鏈中斷風險；強化半導體資產的保護，減輕國家安全風險。
中國	國家集成電路產業發展推進綱要	2020 年與國際先進半導體業者差距縮小，產業銷售額年均成長率超過 20%；2030 年半導體產業鏈關鍵環節達到國際領先水準。
	中國製造 2025	半導體等產業關鍵零組件自給率 2020 年達到 40%，2025 年提升到 70%。

資料來源：本研究整理

二、先進封裝市場趨勢

先進封裝能在不仰賴晶片製程技術突破之情況下，滿足終端應用對晶片多功能、輕薄、低功耗、高性能等需求，同時能降低成本，為人工智慧、雲計算、IOT、醫療等科技領域先進產品創新之關鍵，亦是半導體供應鏈業者重視的焦點。以下特針對先進封裝之市場趨勢與供應鏈動態概要介紹。

(一) 市場趨勢：2027 年前先進封裝市場將超過傳統封裝

根據 Yole Développement 產業分析報告，2021 年半導體封裝(包含傳統封裝與先進封裝)市場規模為 840 億美元，其中先進封裝市場規模約為 380 億美元，佔封裝市場的 44%。隨著先進半導體晶片以及複雜封裝結構等需求之增加，將推動先進封裝市場的成長。預計 2027 年先進封裝市場將成長至 650 億美元，2021-2027 年年均複合成長率(CAGR)約為 10%。同時先進封裝市場占比亦將逐年增加(圖一)，估計 2027 年前將成長至 50%以上。

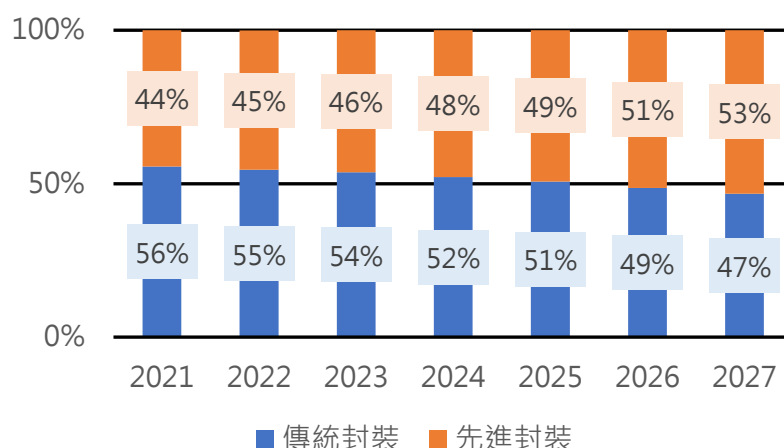


圖 1 傳統封裝與先進封裝市場占比趨勢

資料來源：Yole Développement，本研究整理

(1) 依封裝平台類型區分

依照封裝平台類型，先進封裝可區分為覆晶(Flip-Chip)、扇外型(Fan-out)、扇入型(Fan-in)、2.5D/3D、嵌入式裸晶(Embedded Die)等封裝平台(各封裝平台市場趨勢請參閱圖 2)。2021 年時 Flip-Chip 平台的市場占比最大(可達到 70%)，其次為 2.5D/3D 封裝平台(市場占比為 18%)。然而，嵌入式裸晶封裝平台於 2021 年至 2027 年間將有最高的年均複合成長率(24%)，成長主因來自於行動裝置、汽車與 5G 基地台等裝置的大量採用。2.5D/3D 封裝平台則具有次高的年均複合成長率(14%)，人工智慧、高效能運算(High Performance Computing, HPC)、數據中心(data centers)、微機電系統(MEMS)與感測器等裝置的需求為 2.5D/3D 封裝成長的主因。

(2) 依應用範疇區分

依照應用領域，先進封裝市場可進一步細分為行動裝置與消費性電子、汽車與運輸、電信與基礎設施、其他(包括工業、航太、醫療等)等領域。其中行動裝置與消費性電子應用領域有著最大的市場規模，2021 年佔先進封裝市場的 73%，且 2022-2027 年的 CAGR 約為 7%。其次為電信與基礎設施應用(2021 年市場占比約為 20%)，預估 2022-2027 年間的 CAGR 將達到 17%，為成長最為迅速的應用領域。各應用領域之市場趨勢請參閱圖 3。

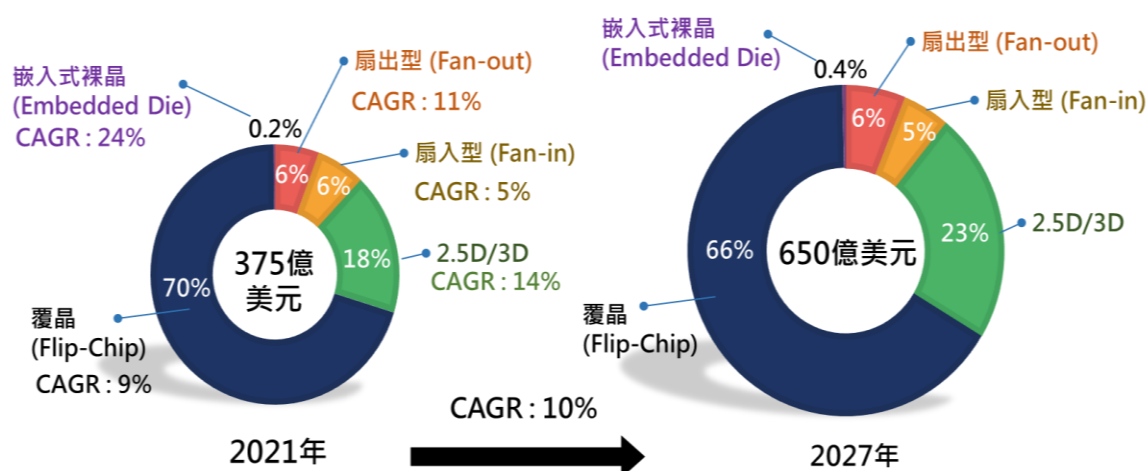


圖 2 先進封裝市場趨勢-依平台類型區分
資料來源：Yole Développement，本研究整理

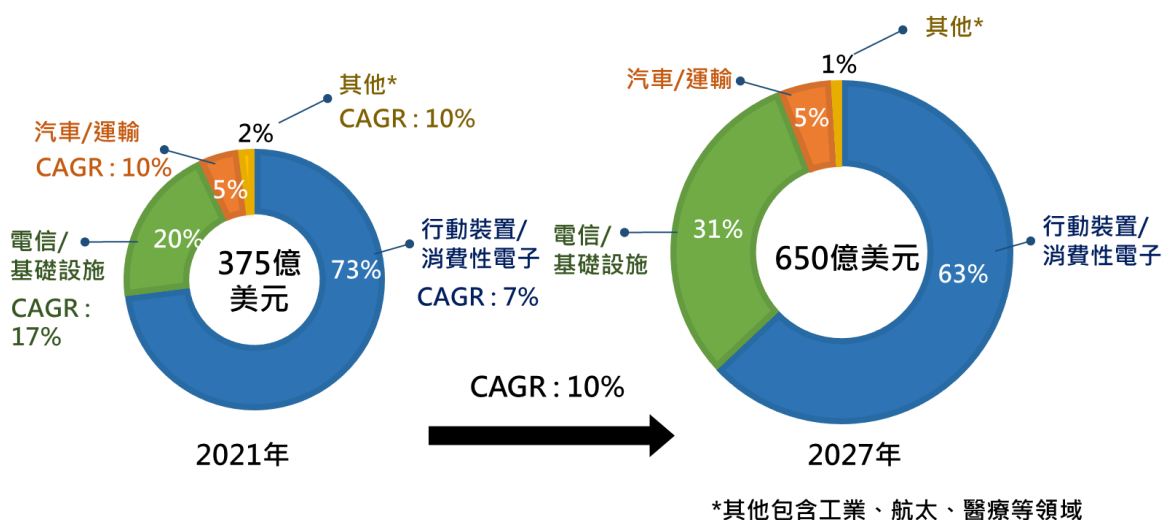


圖 3 先進封裝市場趨勢-依應用範疇區分
資料來源：Yole Développement，本研究整理

(二) 供應鏈動態：不同商業模式的半導體業者(如代工廠、IC 基板製造商)正積極跨入先進封裝

半導體供應鏈正在發生劇烈變化。半導體供應鏈中的參與者，如代工廠、IC 基板製造商等，正積極投入先進封裝發展，以探索新技術領域並且拓展業務。此趨勢將嚴重威脅傳統半導體外包組裝與測試商 (outsourced semiconductor assembly and test, OSAT)(如中國長電科技、臺灣日月光等)原有之先進封裝市場占比。

- 台積電、英特爾和三星

現階段先進封裝技術，正逐漸朝向更微小、複雜且更高技術層次的晶片/裸晶間整合封裝發展。此發展趨勢使台積電、英特爾和三星等業者得以將晶片製造之技術能量與優勢投入先進封裝領域，成為先進封裝技術之關鍵創新者。英特爾規劃 2022 年投資 47.5 億美元於先進封裝(全球先進封裝領先業者資本投入請參閱圖 5)，並且計劃在美國新墨西哥州、馬來西亞等地擴增先進封裝產能，以及在義大利建立新先進封裝工廠。三星電子亦持續推動先進封裝技術發展，期望藉由先進封裝的能量(如 3D 堆疊技術)，爭取晶圓代工訂單。台積電 2022 年的資本支出(Capital Expenditure)估計為 400-440 億美元，其中約 10%的資本支出用於先進封裝和光罩製造。另外，2023 年 6 月，台積電啟用首座實現 3DFabric(目前台積電最先進之先進封裝解決方案)之先進封裝廠(先進封測六廠)，預估該廠每年能提供上百萬片晶圓的 3DFabric 先進封裝服務。

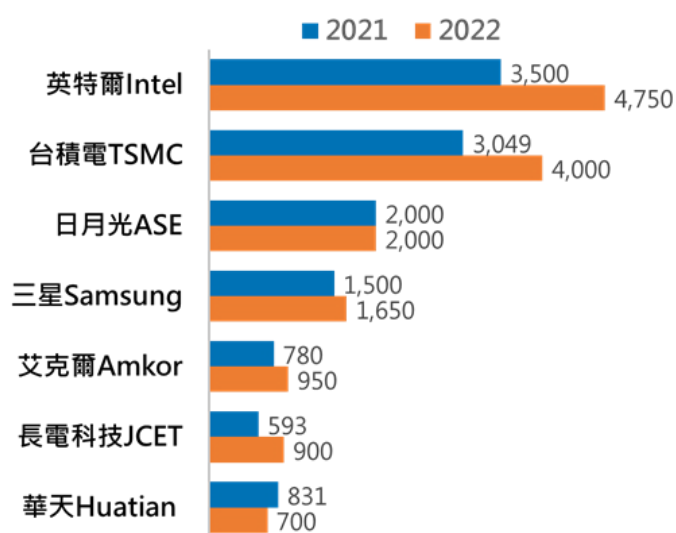


圖 4 全球先進封裝領先業者資本支出(單位：百萬美元)

資料來源：Yole Développement，本研究整理

- 晶圓代工廠

除了台積電以外，聯電(UMC)、中芯國際(SMIC)、武漢新芯(XMC)等晶圓代工廠(foundry)亦積極跨足先進封裝領域。聯電是 2.5D 封裝矽中介層(Silicon Interposer)的主要供應商，並且與 Xperi 合作開發出適用於先進封裝領域裡晶圓與裸晶鍵結(bonding)技術平台。武漢新芯則為影像感測器和高頻寬記憶體(High Bandwidth Memory, HBM)等產品提供先進封裝解決方案。前述趨勢除了會影響 OSAT 的業務以外，亦會對垂直整合製造商(Integrated device manufacturer, IDM)等業者(如英特爾、三星電子)造成衝擊。例如蘋果、小米、Google 等電子產品製造商將自行設計晶片，並且委託晶圓代工廠製造與封裝，而非直接交由 IDM 業者統包晶片設計與生產。

- IC 基板和 PCB 製造商

SEMCO、Unimicron、AT&S 和 Shinko 等 IC 基板(substrate)和 PCB 製造商利用其基板製造的專業知識與產能，跨足面板級扇外型封裝(FOPLP)、嵌入式裸晶等先進封裝領域。例如 SEMCO 利用 FOPLP 技術封裝 Galaxy 智慧手錶；AT&S 為嵌入式裸晶封裝的重要業者。前述趨勢將威脅 OSAT 業者原有的市場。

- OSAT 廠商

長電科技、日月光等全球領先 OSAT 業者正在強化與擴展 IC 測試方面之專業知識與能力。長電科技收購 Analog Devices 位於新加坡的 IC 測試工廠；日月光 2021 年於測試設備的資本支出達到 5 億美元，且於 2023 年 6 月宣布投資半導體檢測設備供應商牧德科技。另外，京元電子和 Sigurd Microelectronics 等測試機構，亦透過併購或投資研發，以增加其封裝與組裝能力，例如 Sigurd 收購封測業者 Winstek，以提供晶圓級封裝(Wafer Level Package, WLP)服務。

三、主要國家先進封裝投入規劃

主要國家相當重視先進封裝技術發展與自主供應鏈建立(主要國家先進封裝發展目標與研發投入請參閱表二)。美國商務部於 2022 年 9 月發布「A Strategy for the CHIPS for America Fund」策略文件，文件中規劃提出國家先進封裝製造計畫(NAPMP)，以強化美國於電路板生產、異質整合(heterogeneous integration)等先進封裝的能力。英國則於今年 5 月發布「國家半導體策略(National Semiconductor

Strategy)」，文中表示英國政府將擴大先進封裝製造能力並且建立支持研發轉化之基礎設施。另外，在技術方面，主要國家非僅僅關注最為先進的先進封裝平台與技術(如 3D 封裝)，而是投入不同類型先進封裝平台的研究與創新，範疇涵蓋覆晶封裝等較為成熟的先進封裝平台至 3D 封裝等更為先進的先進封裝平台。

表二：主要國家先進封裝發展目標與研發投入

國家	政策方案	目標與研發投入
美國	國家先進封裝製造計畫 (NAPMP)	建立本土先進封裝網絡；強化美國於異質整合等先進封裝的能力。
	CHIPS 獎勵計畫 (CHIPS Incentives Program)	2030 年前美國具備大量先進封裝設施；美國將成為全球先進封裝產業之技術領導者；CHIPS 計畫資助之晶圓廠能提供多款封裝服務。
英國	國家半導體戰略 (National Semiconductor Strategy)	<ul style="list-style-type: none"> • 研發重心包括先進封裝/異質整合研究、2D / 3D 封裝之創新等。 • 擴大先進封裝製造能力與建立支持研發轉化之基礎設施。
韓國	K 半導體戰略 (K-Semiconductor Belt Strategy)	<ul style="list-style-type: none"> • 專注於五項關鍵的封裝技術研發，包括覆晶封裝(Flip chip)、晶圓級封裝(WLP)、面板級封裝(PLP)、系統封裝(SiP)、3D 封裝等技術。 • 建立先進封裝生產基地，提供相關服務與人才培育。
德國	微電子研究與創新框架計畫 (Microelectronics. Trustworthy and sustainable. For Germany und Europe)	<ul style="list-style-type: none"> • 研發重心包括系統級封裝、3D 封裝、扇外型晶圓級封裝 (fan-out wafer-level packaging, FOWLP)、扇外型面板級封裝 (fan-out panel-level packaging, FOPLP) 等。

資料來源：本研究整理

四、值得關注之先進封裝技術

下列段落針對兩項具潛力之先進封裝技術，分別為小晶片(Chiplet)與混和鍵

結(Hybrid Bonding)技術，介紹技術發展動向與待克服之挑戰。

(一) 小晶片(Chiplet)

小晶片技術能將不同製程節點之晶片整合，改善系統效能、提升良率、降低成本，且晶片設計架構可沿用且易於擴充，能減少晶片設計的時間。前述優勢使小晶片成為近期半導體業者關注的焦點，並利用此技術推出許多產品，包括英特爾的 Stratix 10 FPGA 裝置；AMD 的 Ryzen 3000 處理器、MI2000 系列伺服器；蘋果的 M1 Ultra 晶片等。另外，2022 年 Google Cloud、英特爾、微軟、AMD、三星、台積電、日月光等國際科技大廠，共同成立 UCIE 產業聯盟(Universal Chiplet Interconnect Express)聯盟，以標準化小晶片互連技術。

儘管小晶片仍有許多待克服的挑戰，包括散熱與電源管理、設計與測試工具等挑戰，但業界普遍相信小晶片在未來數年仍將持續蓬勃發展：將有更多全球性標準完成制訂，產官學於小晶片的合作與協作亦將更為頻繁，並且吸引更多業者投入創新。

(二) 混合鍵結(Hybrid Bonding)

混合鍵結為目前迅速發展中的互連(interconnect)技術。過去兩裸晶(或晶圓)的接點(pad)在進行互連時，常利用錫球凸塊(Bump)作為接合的媒介(錫球加熱至約 200 度會融化，可將兩接點接合)。然而當裸晶尺寸縮小且接點密度增加時，融化的錫球容易沾附到周遭非預期的接點。混合鍵結技術不須使用錫球，而是透過加熱或加壓等製成步驟，直接將兩裸晶(或晶圓)接合，能進一步縮小封裝體積並且可降低互連的電阻。目前許多業者正在使用混合鍵結技術發展先進的系統單晶片(System on a Chip, SoC)或用於高效能運算和數據中心的晶片，例如 AI 晶片公司 Graphcore 推出 IPU 處理器即是採用了台積電的混合鍵結技術。

然而，混合鍵結技術難度高，目前仍面臨許多製程挑戰。鍵結表面的平坦度與清潔程度、接點的對齊程度、鍵結的溫度等因素，皆會嚴重影響產品的效能與品質，因此現階段混合鍵結的良率與產量仍受到相當大的限制。

五、領導廠商技術布局現況

目前英特爾、三星電子、台積電以及全球前 3 大委外封測代工(OSAT)業者(包括日月光、Amkor、長電科技)等 6 家廠商，佔全球超過 80%的先進封裝的產能(領先廠商於先進封裝之產能占比請參閱圖 5)。根據 Yole Développement 產業

分析報告評估，由於先進封裝發展資源需求高，該領域之創新將由英特爾、三星電子、台積電等三大晶片生產製造之巨擘領導。前述三家代表性業者除了持續精進現有的先進封裝解決方案(如台積電將於 2023 年推出新一代的 CoWoS 解決方案-CoWoS-L)，亦積極投入小晶片與混和鍵結等先進封裝技術，發展 3D 封裝平台，以期縮小封裝體積並且提升晶片性能，進而支持 AI、行動裝置、高效能運算等先進產品的創新。以下將介紹英特爾、三星電子、台積電之先進封裝技術發展布局。(各家廠商之先進封裝解決方案特色與應用案例請參閱表三)。

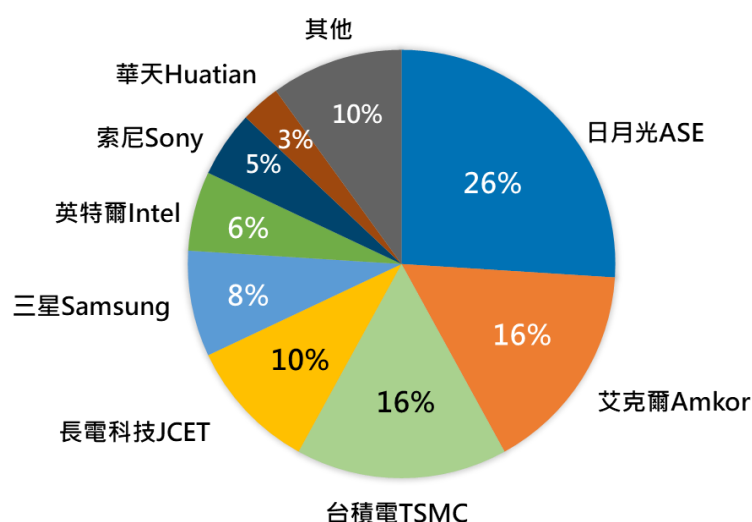


圖 5 全球領先業者先進封裝產能占比(2021 年)

資料來源：Yole Développement，本研究整理

(一) 台積電：先進封裝領域的領導者，推出 CoWoS、InFO、3D Fabric 等先進封裝解決方案

台積電自 2012 年推出結合矽穿孔(Through-Silicon Via, TSV)以及矽中介層(Silicon Interposer)等技術的 CoWoS(Chip on Wafer on Substrate)封裝解決方案以來，已成為先進封裝領域的領導者。迄今，台積電已發展出多項先進封裝技術與平台，涵蓋：CoWoS-L 等新世代的 CoWoS 系列解決方案；以及多款整合扇出型(Integrated Fan-Out, InFO)解決方案，如適用於晶圓級 AI 晶片的 InFO_SoW。

2020 年時，台積電進一步推出先進的 3D Fabric 解決方案。3D Fabric 解決方案可區分為前端封裝與後端封裝兩部分。前端封裝採用 SoIC(System on Integrated Chips)技術，能將不同類型與功能的裸晶或小晶片 3D 堆疊成一個類似 SoC(System on a Chip)的晶片。相較於當前其他業者的先進封裝解決方案，SoIC 於尺寸、功耗、訊號完整性(Signal integrity, SI)等方面佔據優勢。後端封裝則是將前端封裝完成的 SoIC 晶片，利用 CoWoS 或 InFO 系列解決方案完成後續的封

裝流程。3D Fabric 能與台積電之先進晶片製造技術互相搭配，發揮相輔相成的效果，以滿足業者對先進產品性能、功能和成本的要求。2022 年 10 月，台積電宣佈成立新的開放創新平台(Open Innovation Platform, OIP)-3DFabric 聯盟。該聯盟提供半導體設計、基板技術、測試、製造及封裝等全方位的解決方案與服務。聯盟成員能夠及早採用台積電的 3D Fabric 技術，並且能與台積電同步開發及優化解決方案。

(二) 三星電子：推出 I-Cube、X-Cube、H-Cube 等先進封裝解決方案

三星電子為全球頂尖的記憶體供應商，自 2018 年起陸續推出 I-Cube、X-Cube、H-Cube 等先進封裝平台。I-Cube 結合了矽穿孔以及矽中介層等技術，能支持 AI、高效能運算、網路等設備對於記憶體頻寬的要求。X-Cube 則為三星電子推出的首款 3D 封裝解決方案，採用先進的 7 奈米製程，並且使用矽穿孔技術將靜態隨機存取記憶體(Static random-access memory, SRAM)堆疊於邏輯裸晶(logic die)上，以縮小封裝產品的尺寸。另外，H-Cube 解決方案專門針對需要高效能以及大面積封裝的 AI、高效能運算、網路等設備。

另外，三星電子已經開始發展混合鍵結(Hybrid Bonding)技術與設備。主要目標是減少矽穿孔的使用，增加可堆疊的裸晶數量，並且減小裸晶的間距，應用於 AI、雲端、手機與穿戴式等裝置。

(三) 英特爾：推出 EMIB、Foveros、Co-EMIB 等先進封裝解決方案，且近兩年先進封裝資本支出位居全球首位

英特爾近幾年發展出 EMIB(Embedded Multi-Die Interconnect Bridge)、Foveros、Co-EMIB 等系列的解決方案。EMIB 在有機基板中插入矽橋(Silicon Bridge)，提升裸晶間的局部互連(interconnect)密度。Foveros 解決方案特色為在矽中介層中埋入多個不同功能且互相堆疊的裸晶，形成複雜的 3D 堆疊結構。Co-EMIB 解決方案整合了 Foveros 和 EMIB 解決方案，能將多個裸晶透過 Foveros 封裝形成晶片，並且透過 EMIB 將多個晶片封裝成產品。

此外，英特爾也於 2021 年推出兩款新一代的 Foveros 解決方案，分別為 Foveros Omni 以及 Foveros Direct，預計將於 2023 年實現量產。Foveros Omni 解決方案擴大了適用的裸晶類型，包括能將來自不同晶圓廠與製程節點(node)的裸晶封裝，並且採用銅柱取代部份的矽穿孔，以優化訊號的傳遞。Foveros Direct 則採用混合鍵結技術進行封裝。

表三：先進封裝領導廠商技術佈局概況

領導廠商	解決方案	特色與應用
台積電	CoWoS	<ul style="list-style-type: none"> • 包括 CoWoS-R、CoWoS-L 等。CoWoS-R 使用 RDL 中介層，適用於高頻寬記憶體(HBM)、AI 晶片等；CoWoS-L 整合 LSI (Local Silicon Interconnect)，適用於高效能運算等應用。 • 代表性產品：創意電子—Glink；AMD—MI200。
	InFO	<ul style="list-style-type: none"> • 扇出型晶圓級封裝解決方案。包括適用於毫米波設備之 InFO_AiP；適用於晶圓級 AI 晶片的 InFO_SoW；整合 LSI 技術的 InFO_LSI；適用於行動裝置的 InFO_PoP 等。 • 代表性產品：Cerebras—晶圓級處理器 WSE；Tesla—人工智慧 D1 晶片。
	3D Fabric	分為前端封裝與後端封裝兩部分。前端封裝使用能實現小晶片 3D 堆疊的 SoIC (System on Integrated Chips) 技術；後端封裝則採用 CoWoS 或 InFO 解決方案。
三星電子	I-Cube	結合矽穿孔(TSV)以及矽中介層(silicon interposer)等技術，能支持 AI、高效能運算、網路等設備。
	X-Cube	三星首款 3D 封裝解決方案。使用矽穿孔技術將靜態隨機存取記憶體(SRAM)疊於邏輯裸晶(logic die)上。
	H-Cube	採用混合基板，克服多個高頻寬記憶體整合之挑戰。
英特爾	EMIB	<ul style="list-style-type: none"> • 利用矽橋(silicon bridge)局部提升裸晶間的互連(interconnect)密度。 • 代表性產品：英特爾—Sapphire Rapids 處理器、Stratix 加速器。
	Foveros	<ul style="list-style-type: none"> • 於矽中介層中埋入多個不同功能且互相堆疊的裸晶 • 代表性產品：三星電子—Galaxy Book S；微軟—Surface Neo。
	Co-EMIB	<ul style="list-style-type: none"> • 整合 Foveros 和 EMIB 解決方案。 • 代表性產品：英特爾—Ponte Vecchio 繪圖處理器。

資料來源：Yole Développement、公司官網，本研究整理

六、結語

先進封裝能支持下一代高效能運算、人工智慧、穿戴式裝置等先進產品之創新，為半導體產業發展的關鍵。我國政府近年來於先進封裝技術發展亦有許多投

入，包括經濟部的「AI 晶片異質整合模組前瞻製造平台計畫」將建置晶片異質整合製造平台並提供少量生產服務；「Å 世代半導體先端技術與產業鏈自主發展計畫」將發展具備高設計彈性與生產良率之 3D 異質整合技術，以減少多樣性產品開發成本。另外，行政院於 2022 年 11 月發布了可稱為「臺版晶片法案」之「產業創新條例」第 10 條之 2 修正案(2023 年 1 月立法院三讀通過)。該修正案針對半導體先進製程研發以及與採用先進製程設備之業者，提供租稅抵減獎勵。該法之修訂儘管有部分業者/協會表示異議，如臺灣人工智慧晶片聯盟會長表示政府應強化研發創新鼓勵；臺灣 IC 設計產業政策白皮書(臺灣半導體協會發布)則建議政府應制定府院層級的半導體戰略，但台積電、日月光等業者則紛紛表示樂觀其成。

目前台積電於先進封裝技術位居全球領先，同時臺灣擁有完整的半導體供應鏈，具備全球獨一無二的整合優勢。然而近年來中國、美國、韓國等主要國家亦相當重視先進封裝技術之發展，並致力於建立自主供應鏈。同時，英特爾、三星等主要競爭者亦投入大量資源於先進封裝技術布局，例如混和鍵結技術。面對嚴峻的國際局勢與競爭者的威脅，前述政府投入能否依產業需求整合現有的技術與研發能量，培育及延攬整合專業人才，將研發成果導入產業應用中，支持臺灣半導體產業創新，以鞏固我國先進封裝與半導體之優勢，為須持續關注的議題。

參考文獻

1. 中國國務院，國家集成電路產業發展推進綱要，2014。
2. 中國國務院，國務院關於印發《中國製造 2025》的通知，2015。
3. 行政院，政院通過「產業創新條例」第 10 條之 2、第 72 條修正草案 提供史上最高研發及設備投資抵減 鞏固臺灣整體產業鏈韌性，2022。Retrieved from: <https://www.ey.gov.tw/Page/9277F759E41CCD91/e51d4f98-b140-4bec-8b66-b22c24e77438>。
4. 經濟部，「Å 世代半導體-先端技術與產業鏈自主發展計畫」(核定本)，2022。
5. 經濟部技術處，「AI 晶片異質整合模組前瞻製造平台計畫」(核定本)，2022。
6. Taiwan Semiconductor Manufacturing Company, 3DFabric, 2023. Retrieved from: <https://3dfabric.tsmc.com/english/dedicatedFoundry/technology/3DFabric.htm>

7. European Commission, European Chips Act, 2022. Retrieved from:
https://commission.europa.eu/strategy-and-policy/priorities-2019-2024/europe-fit-digital-age/european-chips-act_en
8. Federal Ministry of Education and Research (BMBF), Microelectronics. Trustworthy and sustainable. For Germany und Europe. The German Federal Government's Framework Programme for Research and Innovation 2021–2024, 2021.
9. Department of Semiconductor and Display Technology, KR, K-semiconductor Belt Strategy, 2021. Retrieved from:
https://www.motie.go.kr/motie/ne/presse/press2/bbs/bbsView.do?bbs_seq_n=164098&bbs_cd_n=81¤tPage=1&search_key_n=&cate_n=&dept_v=&search_val_v=
10. National Institute of Standards and Technology (NIST), US, Vision for Success: Commercial Fabrication Facilities, 2023.
11. CSET(Center for Security and Emerging Technology), Re Shoring Advanced Semiconductor Packaging, 2022.
12. The U.S. Department of Commerce, A Strategy for the CHIPS for America Fund, 2022.
13. Department for Science, Innovation & Technology, UK, National Semiconductor Strategy, 2023.
14. Yole Développement, Status of the Advanced Packaging Industry 2022, 2022.
15. Electronics Packaging Society, Heterogeneous Integration Roadmap, 2020.